

□ SCH, IRQ ENABLE : \$29

	D7	D6	D5	D4	D3	D2	D1	D0
\$29	SCH	/	/	EN ZERO	EN BRDY	EN EOS	EN TB	EN TA

- SCH : OPNAの発音チャンネル数を設定するbitです。
 “0”の時、3音(CH1~CH3)発音です。《OPNモード》
 “1”の時、6音同時発音です。 《OPNAモード》

イニシャルクリア後の初期設定値は“0”です。6音同時発音で使用するためには、最初にこのbitを“1”にして下さい。

- IRQ ENABLE : 割り込み信号を制御します。
 D4~D0の各bitが“1”の時、対応するステータスフラグの発生に同期して、IRQ端子をLowレベルにします。
 D4~D0の初期設定値は“1”です。

□ ブリスケーラー機能 : \$2D~\$2F

FM及びSSG音源部の内部動作クロックを決める分周値を設定します。これらのレジスタはアドレスデータを書き込むだけでブリスケーラーがセットされます。初期設定値は、FM音源 1/6, SSG音源 1/4です。

表2-1 ブリスケーラーによる内部クロックの設定

アドレス指定	分周値 n		マスタークロックの最大値 : ϕM_{max}
	FM音源	SSG音源	
\$2D	1/6	1/4	8MHz
\$2D, \$2E	1/3	1/2	4MHz
\$2F	1/2	1/1	2.67MHz

内部クロック : $\phi INT = \phi M / n$

ブリスケーラー機能は、FM、及びSSG音源部だけに有効な機能です。したがって、OPNAの全ての音源部をアクセスするような場合には、初期設定値で使用して下さい。リズム、及びADPCM音源部は、サンプリングレート等の仕様を ϕM が8MHzの時の値で規定しています。

第4章 RHYTHM音源部

リズム音源部は、ADPCM音声合成を用いたデジタルリズム音色です。ADPCMリズム音色は、FM音源では音作りが難しいリズム楽器の音色を、簡単なソフトウェアで発音させることができます。また、リズム音色は減衰音のため、少ないメモリーで比較的サンプリングしやすく、音の発生から消滅までのエンベロープを自然な状態で確保できます。

音色は、ドラムスの基本音色6種類から構成されており、6音同時発音が可能です。各々の音色は、個別にレベル設定が可能ですから、各楽器のバランス調整はもちろん、アクセント処理が自由に行えます。

リズム音源部の制御レジスタは、\$10～\$1Dで構成されています。また、このレジスタへのデータアクセスは、バスコントロール信号A1が“0”の時に可能です。

(7 ページ バスコントロール参照)

以下に、各レジスタの機能について説明します。

□ DM/RKON (Dump/Rhythm Key on) : \$10

リズムのon/offをイベント方式で制御します。DMが“0”の時、D5～D0で指定したリズム音が発音して、各リズムのエンベロープで自然減衰します。DMが“1”の時、指定したリズム音は強制的にダンプ(消音)されます。減衰途中の再発音、または強制ダンプ(ミュート)は、新しいイベントのタイミングによって行われます。

	D7	D6	D5	D4	D3	D2	D1	D0
\$10	DM	/	RIM	TOM	HH	TOP	SD	BD

D7 : “1”の時、dump。“0”の時、Key on。
D5～D0 : 各リズム音指定。

□ RTL (Rhythm Total Level) : \$11

リズム音源部の総合ボリュームです。レベルを -47.25～0 dBまで64ステップで制御します。分解能は0.75 dBです。

	D7	D6	D5	D4	D3	D2	D1	D0
\$11	/	/	RTL					

	D5	D4	D3	D2	D1	D0
減衰量(dB)	24	12	6	3	1.5	0.75

D5～D0 : all “0”の時、-47.5 dB。
all “1”の時、0 dB。

□ TEST : \$12

OPNAのテスト用レジスタです。初期値はall “0”。

□ LR/IL (出力セレクト/Instrument Level) : \$18~\$1D

各リズム音色毎のレベルの制御と、出力チャンネルを指定します。
 レベルは -23.25~0dBまで、32ステップで制御します。
 分解能は0.75dBです。

	D7	D6	D5	D4	D3	D2	D1	D0
\$18~\$1D	L	R	/	IL				

	D4	D3	D2	D1	D0
減衰量(dB)	12	6	3	1.5	0.75

- D7 : "1" の時、LCHに出力します。
- D6 : "1" の時、RCHに出力します。
- D4~D0 : all "0" の時、-23.25dB。
 all "1" の時、0dB。

音色に対応するレジスタは、以下のとおりです。

- \$18 : BD (バスドラム)
- \$19 : SD (スネアドラム)
- \$1A : TOP (トップシンバル)
- \$1B : HH (ハイハット(X))
- \$1C : TOM (タムタム)
- \$1D : RYM (リムショット)

第5章 ADPCM音源部

ADPCM音源部は、ADPCM方式によるデータ圧縮技術を用いて、音声分析・合成を行います。ADPCM (Adaptive Differential PCM) 方式は、音声データと予測データとの差分を、波形の変位に柔軟に変化する量子化幅 (適応量子化幅) によりコード化することで、音質をあまり損なうことなく再生に必要な情報量 (ビットレート) の削減が図れます。

ADPCM音源を内蔵することで、ヒューマンボイス、自然界の生音等をサンプリングして、FM、SSG、リズム音源部と同時に発音させることが可能です。

5-1 主要機能

1) ADPCM音声分析・合成

4 bit のADPCM音声分析/合成を行います。

サンプリングレートは、分析時：2 kHz ~ 16 kHz、

合成時：2 kHz ~ 55.5 kHz で設定可能です。

音声分析/合成は、OPNAの外部メモリー、またはCPU (が管理するメモリー) との間で実行可能です。さらにOPNAを介して、外部メモリーからCPUに、CPUから外部メモリーにデータ転送が行えます。

2) 外部メモリーコントロール

OPNAが管理する外部メモリーに対して、音声分析/合成時のデータアクセスをコントロールします。外付け可能なメモリー容量はRAM/ROM共に256 kbytesで、DRAMのアクセスを×1 bit、または×8 bit、及びROMを選択できます。

3) AD/DA変換

専用DAC・YM3016を利用して、ADまたはDA変換器として使用できます。いずれの場合も、サンプリングレートは、2 kHz ~ 16 kHzの間で行います。

【参 考】 ADPCMのアルゴリズム

A. ADPCM音声分析の手順

- ① AD変換・・・音声をサンプリングレートごとに、8bitのPCMデータに変換します。
- ② 8→16変換・・・得られたPCMデータを256倍して、16bitのデータ； X_n に変換します。
- ③ d_n の算出・・・この X_n を予測値 \hat{x}_n と比較して、その差分； d_n を求めます。
- ④ ADPCMデータの決定
 - ・・・ d_n が正の時はADPCMデータのMSB (L4)を“0”、負の時は“1”にします。
 - 差分の絶対値； $|d_n|$ と量子化幅； Δ_n の関係から、ADPCMデータの残り3bit (L3, L2, L1)を決定します。
 - ADPCMデータの符号化は表 5-1 に示すとおりです

表 5-1 ADPCMデータと量子化幅変化率 (f)

L4		L3	L2	L1	f	条 件 ($ln = dn / \Delta_n$)
$dn \geq 0$	$dn < 0$					
0	1	0	0	0	57/64	$ln < 1/4$
		0	0	1	57/64	$1/4 \leq ln < 1/2$
		0	1	0	57/64	$1/2 \leq ln < 3/4$
		0	1	1	57/64	$3/4 \leq ln < 1$
		1	0	0	77/64	$1 \leq ln < 5/4$
		1	0	1	102/64	$5/4 \leq ln < 3/2$
		1	1	0	128/64	$3/2 \leq ln < 7/4$
		1	1	1	153/64	$7/4 \leq ln$

以上の操作で、音声データからADPCMデータへの変換は終わりです。

- ⑤ 予測値と量子化幅の更新
 - ・・・ADPCMデータが得られると、次ステップの予測値； \hat{x}_{n+1} と量子化幅； Δ_{n+1} の更新を行います。

$$\hat{x}_{n+1} = (1 - 2 * L4) * (L3 + L2/2 + L1/4 + 1/8) * \Delta_n + \hat{x}_n$$

$$\Delta_{n+1} = f(L3, L2, L1) * \Delta_n \quad : \Delta_{nmin} = 127, \Delta_{nmax} = 24576$$

※初期設定： 予測値 $\hat{x}_1 = 0$
量子化幅 $\Delta_1 = 127$

以下、①～⑤の操作を各サンプリングタイム毎に繰り返して音声分析が行われます。

B. ADPCM音声合成の手順

分析の⑤項に示す予測値、量子化幅の更新の式が合成データを計算する式になります。つまり、予測値が合成音となって得られることになります。

5-2 レジスタ機能

ADPCM音源部の制御は、\$00～\$10の17個のレジスタで行います。
 (レジスタのアクセスは、バスコントロール信号A1が“1”の時に行われます。)

以下に、各レジスタの機能について説明します。尚、文中の[外部メモリー]はOPNAが管理するRAM、またはROMを指しています。

□ コントロールレジスタ1：\$00

ADPCM音声分析/合成の起動、外部メモリアクセスの制御のためのレジスタです。

	D7	D6	D5	D4	D3	D2	D1	D0
\$00	START	REC	MEM DATA	REPEAT	SP OFF	/	/	RESET

- D0 : ADPCM音声合成時のリセット機能です。実行中“1”にすると、音声合成を停止して初期状態に戻ります。リセットする時は、必ずREPEAT(D4)を“0”にしてください。
- D3 : “1”の時、SPOFF端子が“1”となり、ADPCM分析及びAD変換時のスピーカーOFF用コントロール信号として使用します。
- D4 : リピート設定を行います。“1”の時、リピートonとなり、外部メモリーの同一アドレス区間を繰り返しアクセスして、ADPCM音声合成を行います。
- D5 : ADPCM分析/合成データをアクセスするメモリーを選択します。外部メモリーをアクセスする時は“1”、CPU管理のメモリーの時は“0”にします。
- D6 : ADPCM音声分析、及びCPUから外部メモリーに分析データを書き込む時、“1”にします。
- D7 : ADPCM音声分析/合成のスタート設定bitです。外部メモリーをアクセスする時は、このbitに“1”が立った時から分析・合成がスタートします。したがって、スタートする前に分析/合成に必要な全ての条件を設定する必要があります。CPU管理のメモリーをアクセスする場合は、\$08のADPCM-DATAレジスタをREAD/WRITEした時からスタートします。

* RESET, REPEATは、外部メモリーをアクセス時のみ働く機能です。

* START bitを“0”にする時は、先にSTART bitを“0”にして、次に残りのデータをリセットします。

□ コントロールレジスタ2：\$01

外部メモリの指定、DA/AD変換の制御、及びADPCM出力の指定を行います。

	D7	D6	D5	D4	D3	D2	D1	D0
\$01	L	R	/	/	SAMPLE	DA/AD	RAM TYPE	ROM

- D0 : 外部メモリの指定。“1”の時、ROM, “0”の時、DRAM。
- D1 : DRAMのbit指定。
“1”の時、×8bit, “0”の時、×1bitでアクセス。
- D2 : DA/AD変換の指定。
“1”の時、DA変換を指定して、\$0EのDAC DATAレジスタに書き込まれたデータを出力します。
“0”の時、AD変換を指定して、8bitPCM(2’Sコンプリメント)データにAD変換します。
- D3 : “1”にした時からDA/AD変換がスタートします。
- D6 : “1”の時、Lchに出力します。
- D7 : “1”の時、Rchに出力します。

《DA/AD変換のスタート》

- DA変換・・・コントロールレジスタ2(\$01)で、DA出力の設定とSAMPLE(D3) DA/AD(D2)を“1”にした時からスタートします。
- AD変換・・・コントロールレジスタ1(\$00)で、SPOFF(D3)を“1”とした後 SAMPLE(D3)に“1” DA/AD(D2)を“0”にした時からスタートします。

- スタート アドレス L/H: \$02/\$03
- ストップ アドレス L/H: \$04/\$05

DRAM, ROMのスタートアドレス、ストップアドレスを設定します。

	D7	D6	D5	D4	D3	D2	D1	D0	D7	D6	D5	D4	D3	D2	D1	D0
\$03,\$02	START ADDRESS(H)								START ADDRESS(L)							
\$05,\$04	STOP ADDRESS(H)								STOP ADDRESS(L)							

《スタート/ストップのアドレス設定》

BANK			CAS ADDRESS								RAS ADDRESS									
2 ²	2 ¹	2 ⁰	A8	A7	A6	A5	A4	A3	A2	A1	A0	A8	A7	A6	A5	A4	A3	A2	A1	A0
START ADDRESS(H)			START ADDRESS(L)								0				0					
STOP ADDRESS(H)			STOP ADDRESS(L)								1				1					

※DRAM (256k×1bit) の場合

- BANKとは、8個のDRAMのチップセレクトを意味しています。
- データアクセスはbit単位で行われ、アドレス指定の最小分解能は32bit (4byte) 単位になります。

※ROM, DRAM×8bitアクセスの場合

- BANKデータ (D7~D5) はスタートアドレス、ストップアドレスとも同じ値に設定します。
- データアクセスはbyte単位で行われ、アドレス指定の最小分解能は32byte になります。

- プリスケール L/H: \$06, \$07

ADPCM分析を含むAD変換時、及びDA変換時のサンプリング周波数を指定します。指定範囲は2kHz~16kHzです。

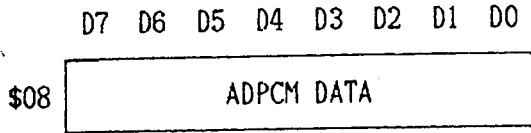
	D7	D6	D5	D4	D3	D2	D1	D0	D7	D6	D5	D4	D3	D2	D1	D0
\$07,\$06	PRESCALE(H)								PRESCALE(L)							
	/	/	/	/	/	N10	N9	N8	N7	N6	N5	N4	N3	N2	N1	N0

$$f_{\text{sample}} = \phi M / 2N_{\text{PRE}} \quad ; \quad N_{\text{PRE}} = 250 \sim 2047 \quad (\phi M = 8\text{MHzの時})$$

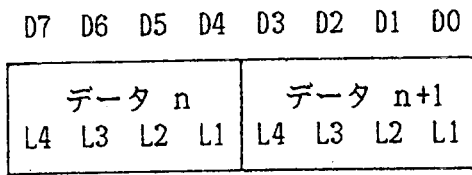
(例) $f_{\text{sample}} = 8\text{kHz}$ の時、 $N_{\text{PRE}} = 500$

□ ADPCM データ：\$08

ADPCM分析/合成を、CPUが管理するメモリーに対して行う時、又はCPUより外部メモリーをアクセスする時に、ADPCMデータを格納するリード・ライトが可能なバッファレジスタです。



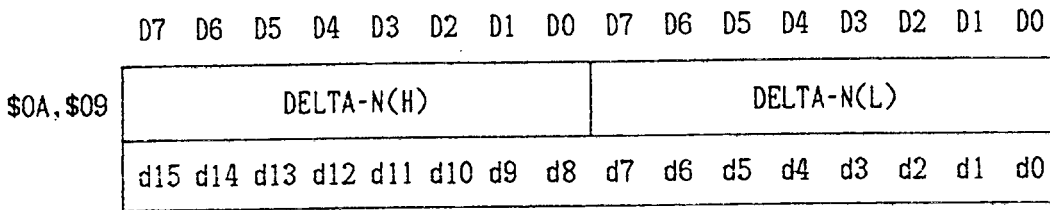
《ADPCMデータの構成》



ADPCMデータは4bitのデータですから、1byte当り2データとなります。上位4bitがn番目のデータだとすると、下位4bitはそれに続くn+1番目のデータとなります。

□ DELTA-N L/H：\$09, \$0A

ADPCM音声合成時のサンプリング周波数を設定します。同時に、各サンプリング間を55.5kHzで線形補間するための補間係数を与えます。

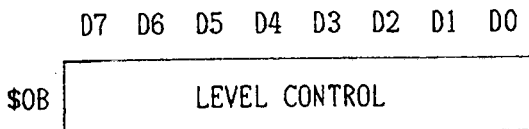


$$\text{DELTA-N} = (\text{f sample} / 55.5 \text{ kHz}) \times 2^{16} ; \text{DELTA-N} = 2362 \sim 2^{16}$$

(例) f sample = 8 kHz の時、DELTA-N = 9447

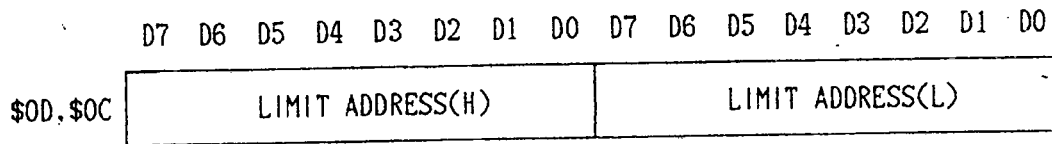
□ レベルコントロール：\$0B

ADPCM音声合成の出力レベルを、無音(00)から最大音量(FF)まで、256ステップにコントロールします。このデータは、ADPCM音声合成出力のみに有効です。



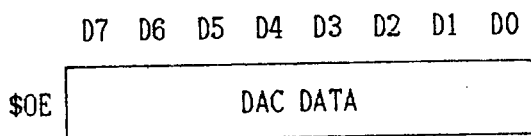
□ リミットアドレス L/H: \$0C, \$0D

メモリーのリミット値を設定するレジスタです。メモリーアクセス時に、このアドレスに達すると0番地に戻ります。このレジスタの設定値は、ストップアドレスと等しいか、または大きい値とします。ADPCM音声分析/合成時、メモリーread/write時には必ず設定して下さい。



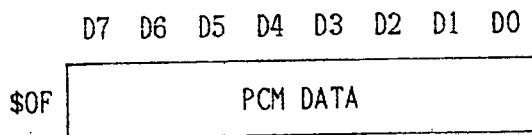
□ DAC データ: \$0E

DA変換時、このレジスタにデータ書き込むことにより、DA変換が行われます。書き込み時のデータフォーマットは、2'Sコンプリメント8bitPCMデータです。



□ PCM データ: \$0F

AD変換時、変換済みデータを格納するための読み出し専用レジスタです。したがって、CPUによるPCMデータの収集は、このレジスタをREADして行います。データフォーマットは2'Sコンプリメント8bitPCMデータです。



□ FLAG コントロール：\$10

ステータス1（または0）の各フラグを制御します。

システムリセット後の初期設定は、D4、D3、D2は“1”、その他は“0”となります。

	D7	D6	D5	D4	D3	D2	D1	D0
\$10	IRQ RESET	/	/	MASK ZERO	MASK BRDY	MASK EOS	MASK TIMERB	MASK TIMERA

- D0 : “1”の時、タイマーAの動作に関係なく、タイマーAのフラグをマスクして“0”とします。
- D1 : MASK TAと同様にタイマーBのフラグをマスクします。
- D2 : “1”の時、EOSフラグをマスクします。この時、ADPCM音声分析・合成の終了、外部メモリーのリード／ライトの終了、及びAD変換の終了時に、EOSフラグは発生しません。
- D3 : “1”の時、BRDYフラグをマスクします。この時、ADPCM音声分析・合成時、及び外部メモリーアクセス時のデータ書き込み要求、読み出し要求（BRDY）フラグは発生しません。
- D4 : “1”の時、ZEROフラグをマスクします。
- D7 : “1”として書き込む時、D4～D0のマスクbitは無視（bitの書換えを禁止）されます。
同時に全てのステータスフラグを“0”にします。

5-3 ステータス レジスタ

ステータス情報は、STATUS0, 1をリードすることで得られます。イベントフラグは、タイマーフラグ、BUSYフラグ、ADPCM専用フラグで構成されています。これらのフラグは、各々のイベントが発生した時に“1”が立ちます。またフラグコントロール(\$10)で、不必要なフラグのマスクも可能です。

ステータス情報により、 $\overline{\text{IRQ}}$ 端子からCPUに対して割り込み処理が可能です。いずれかのフラグに“1”が立った時、 $\overline{\text{IRQ}}$ 端子はLOWレベルになり、CPUに対して割り込み信号を発生します。(IRQ端子はオープンドレイン出力ですから、他のデバイスのIRQ端子とワイアード接続が可能です。)

■ STATUS0 : \$XX (バスコントロールA1, A0が“0”の時リード)

このレジスタは、YM2203(OPN)のステータスレジスタと同じ構成ですから、OPNで開発したソフトウェアを使用するような場合、変更の必要がありません。

D7	D6	D5	D4	D3	D2	D1	D0
BUSY	/	/	/	/	/	FLAG B	FLAG A

D0 : タイマーAにセットした時間が経過した時、“1”になります。

D1 : タイマーBにセットした時間が経過した時、“1”になります。

D7 : データをレジスタにロード中、“1”になります。このフラグは、FM音源部のレジスタにのみ有効です。フラグを見ながらアドレスライト、データライトを行う場合はウェイト時間は必要ありません。

■ STATUS1 : \$XX (バスコントロールA1が“1”、A0が“0”の時、リード)

STATUS0に、ADPCM分析時に必要となるステータスフラグを追加したレジスタです。したがって、FLAG A、FLAG B、BUSYは、STATUS0と同一機能です。

D7	D6	D5	D4	D3	D2	D1	D0
BUSY	/	PCM BUSY	ZERO	BRDY	EOS	FLAG B	FLAG A

D2 : ADPCM音声分析/合成の終了時、AD/DA変換時の1サンプリング周期の経過時、“1”になります。

D3 : ADPCM音声分析(合成)時、2データ(4bit×2)の分析(合成)が終了した時、“1”になります。
外部メモリーライト(リード)時、1データライト(リード)終了した時、“1”になります。

D4 : ADPCM音声分析中、290msec以上、無音状態が続く時、“1”になります。

D5 : ADPCM音声/合成の実行中“1”になります。

RAM-WRITE (CPU→OPNA→RAM)

ADDR.	DATA	R/W	コメント
\$10	\$13	W	◎初期設定 フラグBRDY, EOSをイネーブルにする。
\$10	\$80	W	各フラグをリセットする。
\$00	\$60	W	メモリーライトモードにする。
\$01	\$00/\$02	W	メモリータイプを指定にする。
\$02	\$XX	W	スタートアドレスを設定。(L)
\$03	\$XX	W	(H)
\$04	\$△△	W	ストップアドレスを設定。(L)
\$05	\$△△	W	(H)
\$0C	\$□□	W	リミットアドレスを設定。(L)
\$0D	\$□□	W	(H)
\$08	\$xx	W	◎メモリーライト →データの書き込み。
\$10	\$1B	W	フラグBRDYをリセットする。
\$10	\$13	W	フラグEOS, BRDYのみイネーブルにする。
\$--		R	ステータス1 リード。 Loop フラグEOS "1" なら、書き込み終了。 フラグBRDY "1" なら、次データ書き込み
\$00	\$00	W	◎終了プロセス。
\$10	\$80	W	

RAM/ROM-READ (外部メモリー→OPNA→CPU)

ADDR.	DATA	R/W	コメント
\$10	\$13	W	◎初期設定 フラグBRDY, EOSをイネーブルにする。
\$10	\$80	W	各フラグをリセットする。
\$00	\$20	W	メモリーリードモードにする。
\$01	\$00~\$02	W	メモリータイプを指定。
\$02	\$XX	W	スタートアドレスを設定。(L)
\$03	\$XX	W	(H)
\$04	\$△△	W	ストップアドレスを設定。(L)
\$05	\$△△	W	(H)
\$0C	\$□□	W	リミットアドレスを設定。(L)
\$0D	\$□□	W	(H)
\$08		R	◎メモリーリード →データの読み出し。(最初の2回はダミーリード)
\$10	\$1B	W	フラグBRDYをリセットする。
\$10	\$13	W	フラグEOS, BRDYのみイネーブルにする。
\$--		R	ステータス1 リード。 Loop フラグBRDY "1" なら、次データ読み出し。 『最後の2データ分はフラグが立たないので、 フラグに関係なく読み出す事。』 フラグEOSが "1" なら、読み出し終了。
\$00	\$00	W	◎終了プロセス。
\$10	\$80	W	

■音声分析 (OPNA→外部メモリー)

ADDR.	DATA	R/W	コメント	
\$10	\$1B	W	◎初期設定 フラグEOSをイネーブルにする。 各フラグをリセットする。 音声分析(メモリー)モードにする。SP OFF。 メモリータイプを指定。 スタートアドレスを設定。(L) (H) ストップアドレスを設定。(L) (H) リミットアドレスを設定。(L) (H) サンプリングレート設定。(L) <8kHz: Npre=500> (H)	
\$10	\$80	W		
\$00	\$68	W		
\$01	\$00/\$02	W		
\$02	\$XX	W		
\$03	\$XX	W		
\$04	\$△△	W		
\$05	\$△△	W		
\$0C	\$□□	W		
\$0D	\$□□	W		
\$06	\$F4	W		
\$07	\$01	W		
\$00	\$E8	W R		◎分析スタート \$00, D7が“1”になるのに同期して分析開始。 ステータス1をリード。 フラグEOSに“1”が立ち、 分析終了を指示するまで待機。
\$00	\$00	W		◎終了プロセス。
\$10	\$80	W		

■音声合成 (外部メモリー→OPNA)

ADDR.	DATA	R/W	コメント
\$10	\$1B	W	◎初期設定 フラグEOSをイネーブルにする。 各フラグをリセットする。 音声合成(メモリー)モードにする。 メモリータイプを指定。Rchに出力。 スタートアドレスを設定。(L) (H) ストップアドレスを設定。(L) (H) リミットアドレスを設定。(L) (H) サンプリングレート設定。(L) <8kHz: ΔN=9438> (H) 出力レベルの設定。
\$10	\$80	W	
\$00	\$20/\$30	W	
\$01	\$40~\$42	W	
\$02	\$XX	W	
\$03	\$XX	W	
\$04	\$△△	W	
\$05	\$△△	W	
\$0C	\$□□	W	
\$0D	\$□□	W	
\$09	\$DE	W	
\$0A	\$24	W	
\$0B	\$00~\$FF	W	
\$00	\$A0/\$B0	W R	
\$00	\$A1	W	合成を強制的に中止。
\$00	\$00	W	◎終了プロセス。
\$10	\$80	W	

■音声分析 (OPNA→CPU)

ADDR.	DATA	R/W	コメント
\$10	\$17	W	◎初期設定 フラグBRDYをイネーブルにする。 各フラグをリセットする。 音声分析 (CPU) モードにする。SP OFF。 サンプリングレート設定。 (L) < 8kHz : Npre=500 > (H)
\$10	\$80	W	
\$00	\$C8	W	
\$06	\$F4	W	
\$07	\$01	W	
\$08		R	◎分析スタート データ読み出し (最初はダミーリード) 各フラグをリセット。 ステータス1 リード。 フラグBRDY "1" なら、次データ読み出し。
\$10	\$80	W	
		R	
\$00	\$48	W	◎終了プロセス
\$00	\$00	W	
\$10	\$80	W	

■音声合成 (CPU→OPNA)

ADDR.	DATA	R/W	コメント
\$10	\$17	W	◎初期設定 フラグBRDYをイネーブルにする。 各フラグをリセットする。 音声分析 (CPU) モードにする。 L, Rに出力。 サンプリングレート設定。 (L) < 8kHz : ΔN=9438 > (H)
\$10	\$80	W	
\$00	\$80	W	
\$01	\$C0	W	
\$09	\$DE	W	
\$0A	\$24	W	
\$0B	\$xx	W	ボリューム設定。
\$08	\$xx	W	◎分析スタート データ書き込み 各フラグをリセット。 ステータス1 リード。 フラグBRDY "1" なら、次データ書き込み。
\$10	\$80	W	
		R	
\$00	\$00	W	◎終了プロセス
\$10	\$80	W	

